

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-150475

(43)Date of publication of application : 30.05.2000

(51)Int.Cl.

H01L 21/3065
G02F 1/1333
G02F 1/136
H01L 21/304

(21)Application number : 10-320488

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 11.11.1998

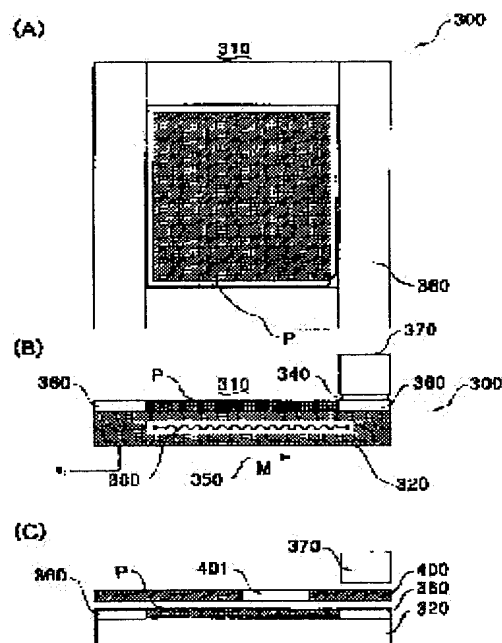
(72)Inventor : GYODA KOZO
KITAWADA KIYOBUMI
MIYAJIMA HIROO

(54) RESIST MASK REMOVING METHOD AND APPARATUS THEREFOR, TRANSISTOR AND LIQUID CRYSTAL PANEL MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of removing a resist mask, which does not require chemicals to be used and a large of cost and can surely remove a residue of the resist mask in a contact hole and a resist mask after introduction of impurity within a short period of time, a method of manufacturing transistor and a liquid crystal panel using the same method and a resist mask removing apparatus.

SOLUTION: On the occasion of removing a resist mask formed on a substrate, after the resist mask is decomposed through irradiation of the plasma 340 from a plasma gun 370 to the substrate P under the atmospheric condition within the plasma radiating chamber of the resist removing apparatus 1, residue of the resist mask is washed out from the substrate P with water.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-150475
(P2000-150475A)

(43) 公開日 平成12年5月30日 (2000.5.30)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テーマコード* (参考) |
|-------------------------------|-------|----------------|-----------------|
| H 0 1 L 21/3065 | | H 0 1 L 21/302 | H 2 H 0 9 0 |
| G 0 2 F 1/1333 | 5 0 5 | G 0 2 F 1/1333 | 5 0 5 2 H 0 9 2 |
| | 5 0 0 | 1/136 | 5 0 0 5 F 0 0 4 |
| H 0 1 L 21/304 | 6 4 5 | H 0 1 L 21/304 | 6 4 5 C |
| | 6 4 7 | | 6 4 7 Z |
| 審査請求 未請求 請求項の数23 O L (全 15 頁) | | | |

(21) 出願番号 特願平10-320488

(22) 出願日 平成10年11月11日 (1998. 11. 11)

(71) 出願人 000002369

セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72) 発明者 行田 幸三

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 北和田 清文

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

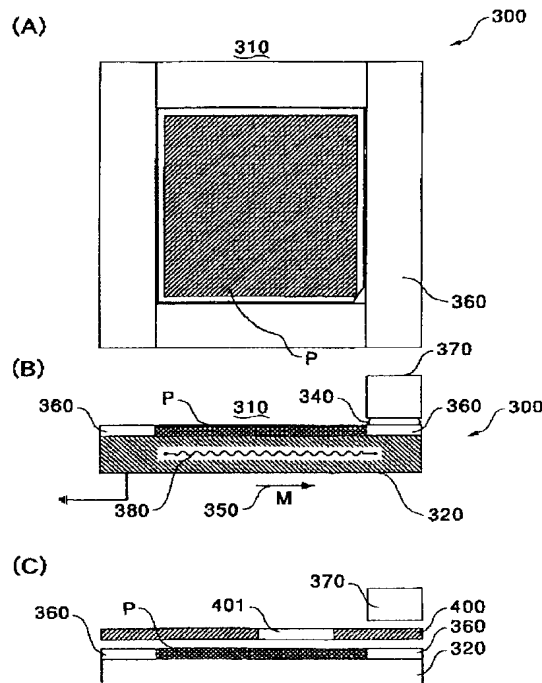
最終頁に続く

(54) 【発明の名称】 レジストマスクの除去方法、トランジスタ並びに液晶パネルの製造方法、およびレジストマスク除去装置

(57) 【要約】

【課題】 使用する薬品やその廃液処理に多大なコストがかからず、かつ、コンタクトホール内のレジストマスクの残滓や不純物導入後のレジストマスクであっても短時間のうちに確実に除去することのできるレジストマスクの除去方法、この方法を用いたトランジスタ並びに液晶パネルの製造方法、およびレジストマスク除去装置を実現すること。

【解決手段】 基板上に形成したレジストマスクを除去するにあたって、レジスト除去装置1のプラズマ照射室310内で、大気圧下で基板Pにプラズマガン370からプラズマ340を照射してレジストマスクを分解した後、基板Pを水などでレジストマスクの残滓を基板Pから洗い落とす。



【特許請求の範囲】

【請求項1】 基板上に形成したレジストマスクを除去するにあたって、当該レジストマスクに対して大気圧下でプラズマ照射を行った後、当該基板に洗浄処理を行うことを特徴とするレジストマスクの除去方法。

【請求項2】 請求項1において、前記洗浄処理に用いる洗浄液は、水あるいは水を主成分とする洗浄液であることを特徴とするレジストマスクの除去方法。

【請求項3】 請求項1または2において、前記プラズマは、少なくとも酸素ガスを含むガス中で発生させることを特徴とするレジストマスクの除去方法。

【請求項4】 請求項1ないし3のいずれかにおいて、前記プラズマ照射および前記洗浄処理により除去されるレジストマスクは、前記基板上に形成した膜を選択的にエッチング除去するのに用いたレジストマスクであることを特徴とするレジストマスクの除去方法。

【請求項5】 請求項1ないし3のいずれかにおいて、前記プラズマ照射および前記洗浄処理により除去されるレジストマスクは、前記基板上に形成した絶縁性の膜を選択的にエッチング除去してコンタクトホールを形成するのに用いたレジストマスクであることを特徴とするレジストマスクの除去方法。

【請求項6】 請求項1ないし3のいずれかにおいて、前記プラズマ照射および前記洗浄処理により除去されるレジストマスクは、前記基板上の半導体層に選択的に不純物導入を行うのに用いたレジストマスクであることを特徴とするレジストマスクの除去方法。

【請求項7】 請求項1ないし6のいずれかにおいて、前記基板を加熱した状態で前記プラズマ照射を行うことを特徴とするレジストマスクの除去方法。

【請求項8】 請求項7において、前記基板の温度が40℃から200℃までの範囲に設定されてなることを特徴とするレジストマスクの除去方法。

【請求項9】 請求項7において、前記プラズマ照射を加熱下で行う際に、基板温度の上昇に伴って前記基板の面内方向における温度ばらつきに起因する基板の反りが発生した後、当該反りが回復するまで前記基板の面内方向における温度ばらつきが減少してから前記プラズマ照射を開始することを特徴とするレジストマスクの除去方法。

【請求項10】 請求項7において、加熱された前記基板の温度のはらつきは、設定温度に対して±7℃以内であることを特徴とするレジストマスクの除去方法。

【請求項11】 請求項1ないし10のいずれかにおいて、前記基板上における前記プラズマ照射領域を移動させていく際に当該プラズマ照射領域の移動速度を切り換えることを特徴とするレジストマスクの除去方法。

【請求項12】 請求項1ないし11のいずれかにおいて、前記基板上の所定領域が開口されたマスクで前記基板上を覆った状態で前記プラズマ照射を行うことを特徴

とするレジストマスクの除去方法。

【請求項13】 請求項12において、前記マスクは絶縁性物質からなることを特徴とするレジストマスクの除去方法。

【請求項14】 請求項12において、前記マスクは金属からなり、電氣的に浮いた状態であることを特徴とするレジストマスクの除去方法。

【請求項15】 請求項1ないし14のいずれかに規定するレジストマスクの除去方法を用いたトランジスタの製造方法であって、当該トランジスタを製造するのに用いる膜の選択的なエッチング工程、および前記トランジスタを製造するのに用いる半導体層に対して不純物を選択的に導入する不純物導入工程で用いたレジストマスクを前記プラズマ照射および前記洗浄処理によって除去することを特徴とするトランジスタの製造方法。

【請求項16】 請求項15に規定するトランジスタの製造方法を用いた液晶パネルの製造方法であって、前記トランジスタとして画素スイッチング用あるいは駆動回路用の薄膜トランジスタをアクティブマトリクス基板上に形成した後、該アクティブマトリクス基板と対向基板との間に液晶を封入することを特徴とする液晶パネルの製造方法。

【請求項17】 請求項1ないし14のいずれかに規定するレジストマスクの除去を行うレジストマスク除去装置であって、前記基板を載置するステージと、大気圧下でプラズマを発生させるプラズマガンと有することを特徴とするレジストマスク除去装置。

【請求項18】 請求項17において、前記ステージにはヒータが内蔵されていることを特徴とするレジストマスク除去装置。

【請求項19】 請求項17または18において、前記ステージを前記プラズマガンに対して相対移動させる移動機構を有し、該移動機構は、前記プラズマガンに対する前記ステージの移動速度が切り換え可能に構成されることを特徴とするレジストマスク除去装置。

【請求項20】 請求項17ないし19のいずれかにおいて、前記基板上の所定領域が開口されたマスクを当該基板と前記プラズマガンとの間に有することを特徴とするレジストマスク除去装置。

【請求項21】 請求項17ないし20のいずれかにおいて、前記プラズマガンと前記基板との距離を可変できるように形成されてなることを特徴とするレジストマスク除去装置。

【請求項22】 請求項21において、前記プラズマガンと前記基板との距離は0.5mmから10cmの間で可変であることを特徴とするレジストマスク除去装置。

【請求項23】 レジストマスクを除去するためのレジストマスク除去装置において、大気圧下でプラズマを発生させるプラズマガンと、前記プラズマガンから発生されるプラズマのパワーを調整するパワー調整手段と、プ

ラズマ照射の際、酸素を導入するための酸素導入手段と、酸素の流量を調整する酸素流量調整手段と、基板を載置するためのステージと、前記基板を加熱するための加熱手段と、前記基板を載置するためのステージを移動させる移動手段と、前記基板と前記プラズマガンとの距離を調整するための距離調整手段とを有することを特徴とするレジスト除去装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エッチング工程あるいは不純物導入工程などで用いたレジストマスクの除去方法、この方法を用いたトランジスタ並びに液晶パネルの製造方法、およびレジストマスク除去装置に関するものである。さらに詳しくは、大気圧下でのレジストマスク除去技術に関するものである。

【0002】

【従来の技術】液晶パネルを構成するアクティブマトリクス基板に薄膜トランジスタ（以下、TFTという。）などを形成するには、基板上に形成した膜を選択的にエッチング除去する工程、基板上に形成した絶縁性の膜を選択的にエッチング除去してコンタクトホールを形成する工程、および基板上に形成した半導体膜に選択的に不純物導入を行う工程のいずれの工程においてもレジストマスクが使用される。また、これらの工程で用いたレジストマスクはいずれも、次の工程を行う前に除去される。このようなレジストマスクの除去を行うには、従来、加熱した硫酸によりレジストマスクを炭化、分解させてから、有機溶剤で洗い落とす方法が実施されている。

【0003】

【発明が解決しようとする課題】しかしながら、硫酸を用いてレジストマスクを除去する方法では、まず、硫酸の使用によって多大な薬品コストがかかる。また、使用済の硫酸の処理にも多大なコストがかかるとともに、環境汚染の問題もある。さらに、硫酸により炭化、分解させたレジストマスクを洗い落とすための有機溶剤にも多大な薬品コストがかかるとともに、使用済の有機溶剤の処理にも多大なコストがかかる。さらにまた、硫酸を用いたレジストマスクの除去方法では、コンタクトホール内にレジストマスクの滓が残るのを避けることが困難である。また、半導体膜に選択的に不純物導入を行う工程で用いたレジストマスクは変質し、硫酸で除去しにくいものになっているので、レジストマスクを除去するのに必要な処理時間が長いという問題点がある。

【0004】以上の問題点に鑑みて、本発明の課題は、使用する薬品やその廃液処理に多大なコストがかからず、かつ、コンタクトホール内のレジストマスクの残滓や不純物導入後のレジストマスクであっても短時間のうちに確実に除去することのできるレジストマスクの除去方法、この方法を用いたトランジスタ並びに液晶パネル

の製造方法、およびレジストマスク除去装置を実現することにある。

【0005】

【課題を解決するための手段】上記課題を解決するために、本発明のレジストマスクの除去方法では、基板上に形成したレジストマスクを除去するにあたって、当該レジストマスクに対して大気圧下でプラズマ照射を行った後、当該基板に洗浄処理を行うことを特徴とする。

【0006】ここで、前記洗浄処理に用いる洗浄液は、たとえば水あるいは水を主成分とする洗浄液である。また、前記プラズマは、たとえば、少なくとも酸素ガスを含むガス中で発生させる。

【0007】本発明では、基板上に形成したレジストマスクを除去するにあたって、レジストマスクに対して大気圧下でプラズマを照射すると、レジストマスクが分解し、除去される。しかも、基板上に残ったレジストマスクの滓は、水あるいは水を主成分とする洗浄剤で容易に除去できる状態になっている。それ故、硫酸を用いてレジストマスクを炭化させて除去する方法と違って、多大なコストをかけて硫酸あるいは有機溶剤（洗浄液）の廃液処理を行う必要がなく、かつ、環境汚染の問題もない。また、プラズマ照射によれば、コンタクトホール内のレジストマスクの残滓や不純物導入を行った後のレジストマスクであっても容易に分解するので、処理時間が短くて済む。さらにまた、プラズマ照射は大気圧下で行うので、真空雰囲気中でのプラズマ照射と違って、真空引きや真空状態の解除といった時間のかかる工程が不要である。それ故、各種半導体装置などを大量生産、連続生産するのに適している。また、大気圧下でのプラズマ照射でよいので、処理装置の構成を簡略化でき、安価な設備で済むという利点がある。

【0008】本発明において、前記プラズマ照射および前記洗浄処理により除去されるレジストマスクは、前記基板上に形成した膜を選択的にエッチング除去するのに用いたレジストマスク、前記基板上に形成した絶縁性の膜を選択的にエッチング除去してコンタクトホールを形成するのに用いたレジストマスク、あるいは前記基板上の半導体層に選択的に不純物導入を行うのに用いたレジストマスクである。

【0009】また、本発明では、前記基板を加熱した状態で前記プラズマ照射を行うことが好ましい。たとえば、前記基板を40℃から200℃までの温度に加熱した状態で前記のプラズマ照射を行う。すなわち、プラズマ照射を用いてレジストマスクを除去する際にもレジストマスクを加熱した方が短時間で除去できる。

【0010】また、前記プラズマ照射を加熱下で行う際には、基板温度の上昇に伴って前記基板の面内方向における温度ばらつきに起因する基板の反りが発生した後、当該反りが回復するまで前記基板の面内方向における温度ばらつきが減少してから前記プラズマ照射を開始する

ことが好ましい。レジストマスクの除去を加熱して行うと、基板温度の上昇に伴って基板に反りが発生する。但し、このような反りは基板の面内方向における温度ばらつきに起因するものであるので、基板全体が均一に加熱されると反りが回復する。それ故、プラズマ照射は、反りが概ね回復する基板温度に達した以降、プラズマ照射を開始するように予備加熱時間を確保することが好ましい。たとえば、加熱された前記基板の温度の面内ばらつきが±7℃以内の条件下で前記プラズマ照射を行うことが好ましい。

【0011】また、前記基板上における前記プラズマ照射領域を移動させていく際に、当該プラズマ照射領域の移動速度を切り換えることが好ましい。

【0012】また、前記基板上の所定領域に対向する領域が開口されたマスクで当該基板上を覆った状態で前記プラズマ照射を行ってもよい。この場合に、マスクは絶縁性物質からなることが好ましい。また、前記マスクが金属からなる場合には、マスクは、電気的に浮いた状態であることが好ましい。

【0013】本発明のトランジスタの製造方法は、前述のレジストマスクの除去方法を用いてトランジスタを製造することを特徴とする。すなわち、トランジスタを製造するのに用いる膜の選択的なエッチング工程、および前記トランジスタを製造するのに用いる半導体層に対して不純物を選択的に導入する不純物導入工程で用いたレジストマスクを前記プラズマ照射および前記洗浄処理によって除去することを特徴とする。

【0014】また、前記トランジスタとして画素スイッチング用あるいは駆動回路用の薄膜トランジスタをアクティブマトリクス基板上に形成した後、該アクティブマトリクス基板と対向基板との間に液晶を封入して液晶パネルを製造することを特徴とする。

【0015】また、前述に規定するレジストマスクの除去方法を実施するためのレジストマスク除去装置であって、前記基板を載置するステージと、該ステージとの間に大気圧下でプラズマを発生させるプラズマガンと有することを特徴とする。

【0016】前記ステージにはヒータが内蔵されていることが好ましい。

【0017】さらに、前記ステージを前記プラズマガンに対して相対移動させる移動機構を有し、該移動機構は、前記プラズマガンに対する前記ステージの移動速度が切り換え可能になっていることが好ましい。

【0018】前記基板上の所定領域に対向する領域が開口されたマスクを当該基板と前記プラズマガンとの間に配置することがある。

【0019】本発明において、前記プラズマガンと前記基板との距離を可変できるように形成されていることが好ましい。たとえば、前記プラズマガンと前記基板との距離は0.5mmから10cmの間で可変であることが

好ましい。

【0020】また、本発明に係るレジストマスク除去装置には、大気圧下でプラズマを発生させるプラズマガンと、前記プラズマガンから発生されるプラズマのパワーを調整するパワー調整手段と、プラズマ照射の際、酸素を導入するための酸素導入手段と、酸素の流量を調整する酸素流量調整手段と、基板を載置するためのステージと、前記基板を加熱するための加熱手段と、前記基板を載置するためのステージを移動させる移動手段と、前記基板と前記プラズマガンとの距離を調整するための距離調整手段とを有することを特徴とする。

【0021】

【発明の実施の形態】〔レジストマスクの除去方法〕基板上に形成した半導体膜、金属膜、あるいは絶縁膜を選択的にエッチング除去する工程、基板上に形成した絶縁性の膜を選択的にエッチング除去してコンタクトホールを形成する工程、および基板上の半導体層にイオン注入あるいはイオンドーピングなどの方法で選択的に不純物導入を行う工程では、基板の表面にフォトリソを塗布した後、露光、現像を行ってレジストマスクを形成する。このようなレジストマスクは、いずれも次の工程を開始するまでに除去されるべき性質ものである。

【0022】このようなレジストマスクを除去するにあたって、本形態では、まず、レジストマスクに対して大気圧下でプラズマ照射を行う。ここで、プラズマ照射は、たとえば、酸素ガスを含むガス中で行う。その結果、有機物であるレジストマスクは、プラズマ（放電ガス）と化学反応を起こし、分解される。このような分解生成物は、気体となって排気される。

【0023】次に、プラズマ照射を行った基板に対して、水、あるいは水を主成分とする洗浄液を用いて洗浄処理を行う。その結果、レジストマスクの分解生成物の一部が基板上に付着している場合でも、このような分解生成物は、水あるいは水を主成分とする洗浄剤で洗い落とせる状態にある。従って、従来用いていた有機溶剤などを用いなくても、水あるいは水を主成分とする洗浄剤で基板に付着していた分解生成物を洗い落とすことができる。

【0024】このように、本形態によれば、あくまでアッシング（大気圧下でのプラズマエッチング）によってレジストマスクを分解し、かつ、プラズマエッチング後に行う洗浄処理に水、あるいは水を主成分とする洗浄液を用いるので、硫酸を用いてレジストマスクを炭化させて除去する方法等と違って、多大なコストをかけて硫酸あるいは有機溶剤の廃液処理を行う必要がなく、かつ、環境汚染の問題もない。また、プラズマ照射によれば、後述するTF Tの製造方法において、コンタクトホール内のレジストマスクの残滓や不純物導入を行った後のレジストマスクであっても容易に、かつ、確実に分解するので、処理工程が短くて済む。さらに、プラズマ照射は

大気圧下で行うので、真空雰囲気中でのプラズマ照射と違って、真空引きや真空状態の解除といった時間のかかる工程が不要である。それ故、液晶パネル用の基板などを大量生産するのに適している。また、大気圧下でのプラズマ照射でよいので、以下に説明するように、処理装置の構成を簡略化でき、安価な設備で済むという利点がある。

【0025】[レジストマスクの除去装置] このようなレジスト除去方法を実施するために、本形態のレジスト除去装置は、図1(A)、(B)に示すように構成されている。図1(A)、(B)はそれぞれ、本形態のレジスト除去装置のうち、プラズマ照射室の構成をプラズマガンの図示を省略して示す平面図、およびプラズマ照射室の縦断面図である。

【0026】図1(A)、(B)に示すように、本形態のレジスト除去装置300に構成されているプラズマ照射室310に対しては、これからレジストマスクを除去しようとする基板Pを載置する金属製のステージ320と、このステージ320との間に大気圧下でプラズマ340を発生させるプラズマガン370と、ステージ320をプラズマガン370に対して相対移動させる移動機構350(矢印Mで示す。)とが構成されている。ここで、プラズマガン370およびステージ320に対しては、これらの相対距離を調整する距離調整手段(図示せず。)が構成されており、プラズマガン370とステージ320上の基板Pとの距離を0.5mmから10cmまでの範囲で調整する。すなわち、アッシング量のばらつきを抑えるという観点からすれば、プラズマガン370とステージ320上の基板Pとの距離については、後述するように、1.2mmから1.3mmの範囲が最適であり、かつ、アッシングを軽く行う場合には、プラズマガン370とステージ320上の基板Pとの距離を0.5cmから10cmまでの範囲に設定するからである。

【0027】ここに示す基板Pは、液晶パネルのアクティブマトリクス基板に用いる矩形の絶縁基板であり、石英ガラス製のフレーム360で囲まれた状態でステージ320上に載置されている。ステージ320の内部には、基板P上のレジストマスク(図示せず。)を加熱するためのヒータ380が内蔵されている。

【0028】図2(A)、(B)はそれぞれ、本形態のレジスト除去装置に用いたプラズマガンを基板Pの搬送方向(矢印M)に沿って切断した断面図、およびこのプラズマガンを基板Pの搬送方向(矢印M)に直交する方向に沿って切断した断面図である。

【0029】図2(A)、(B)に示すように、本形態で用いたプラズマガン370は、所定の隙間を介して対向するアルミニウム製の電極371、372と、これらの電極371、372の間に区画形成されたガス流路373とが構成されている。ここで、プラズマガン370

は、基板Pの幅方向全体に向けてプラズマ処理可能な長さ寸法を有する。電極371、372の下端部は、石英からなるカバー391、392で覆われている。ガス流路373(酸素導入手段)では、酸素流量調整装置(酸素流量調整手段/図示せず。)を介して酸素ガスを含むヘリウムガス(不活性ガス)がガス流路373の下端開口に向けて供給されている。また、プラズマガン370には、プラズマのパワーを調整するためのパワー調整手段(図示せず。)、および冷却水を通す流路(図示せず。)も形成されている。さらに、電極371、372とステージ320との間にはRF電源(図示せず。)が電気的に接続されている。従って、酸素ガスの流量をたとえば100SCCM、ヘリウムガスの流量をたとえば15SLM~20SLMに設定した状態で、RF電源によって電極371、372とステージ320との間に780W位の出力で高周波電圧を印加すると、プラズマガン370と基板Pとの間にプラズマ340が発生し、基板P上のレジストマスクはプラズマ照射される。それ故、プラズマガン370によってプラズマ340を発生させながら、ステージ320を矢印Mで示すように移動させていくと、基板Pの全面にプラズマ340が照射されることになる。この際に、基板Pは、図1(A)、

(B)に示すように、石英ガラス製のフレーム360で囲まれているので、プラズマ340の発生が不安定な初期段階は、石英ガラス製のフレーム360にプラズマ照射が行われ、プラズマ340の発生が安定になってから基板Pに対するプラズマ照射が行われる。また、プラズマガン370の端部で発生する不安定なプラズマ340は、石英ガラス製のフレーム360に照射されるので、基板Pに対するプラズマ照射は安定な状態で行われる。

【0030】ここで、プラズマ照射室373は、外部から区画形成された密閉型になっているものの、内部はあくまで大気圧状態にあり、真空雰囲気にはなっていない。従って、ここで発生するプラズマ340は、大気圧下で発生させたプラズマである。

【0031】このように構成したレジスト除去装置1において、基板P上の所定領域のみにプラズマ340を照射する場合には、図1(C)に示すように、この所定領域に対向する領域が窓開け部分401(開口)になっているマスク400を基板P上に覆うようにプラズマ処理室310内に配置し、この状態でプラズマ照射を行う。この場合に、マスク400は絶縁性物質からなることが好ましい。また、マスク400が金属からなる場合には、マスク400は、電気的に浮いた状態であることが好ましい。

【0032】このように構成したプラズマ照射室310において、基板Pへのプラズマ照射時間(基板の搬送速度の逆数)とレジストマスクのアッシング量(除去できたレジストマスクの厚さ)との関係を図3に示す。この図には、処理対象としたレジストマスクのうち、ネガ型

10

20

30

40

50

のフォトレジスト2種類をそれぞれ200℃でポストベークを行ったレジストマスクのデータを実線L1、L2で示す。また、ポジ型のフォトレジスト2種類をそれぞれ130℃でポストベークを行ったレジストマスクのデータを実線L3、L4で示す。さらに、ポジ型のフォトレジスト2種類をそれぞれ150℃でポストベークを行ったレジストマスクのデータを実線L5、L6で示す。

【0033】図3から明らかなように、基板Pへのプラズマ照射時間が長いほど、すなわち、基板Pの搬送速度が遅いほど、レジストマスクのアッシング量が増大していく傾向にあることがわかる。従って、本形態のレジスト除去装置300では、基板P上に分布するレジストマスクの厚さが領域毎に異なる場合に高い処理効率を得ることができるように、図1(B)に矢印Mで示した移動機構350は、ステージ320の移動速度を切り換えることができるようになっている。

【0034】図4に、プラズマガン370と基板Pとのギャップと、アッシング量のばらつき(CV=アッシング量の3σ/アッシング量の平均値)との関係を示す。この図から明らかなように、プラズマガン370と基板Pとのギャップは1.2mm~1.3mmの範囲で極小になり、この範囲からギャップ大の方およびギャップ小の方のいずれにずれても、アッシング量のばらつきが増大する傾向にある。そこで、本形態のレジスト除去装置では、プラズマガン370と基板Pとのギャップを1.2mm~1.3mmの範囲に設定してある。また、プラズマガン370と基板Pとのギャップばらつきがアッシング量のばらつきの原因となることから、プラズマガン370と基板Pとのギャップが1.2mm~1.3mmの範囲内にあるように、プラズマガン370に対する基

板Pの水平姿勢に高い精度を確保してある。

【0035】さらに、レジスト除去装置300において、プラズマ340を照射してレジストマスクの除去を行う際には基板P(レジストマスク)を150℃位に加熱して行うことが効果的である。そこで、本形態では、図1(B)に示したように、ステージ320にヒータ380を内蔵させてあるが、基板Pを加熱すると、基板Pに反りが発生してレジストマスクを効果的に除去できない。そこで、本形態では、以下のようにして基板内の温度ばらつきを計測し、各部位での温度と基板の反りとの関係を調査した。すなわち、図5に示すように、基板P上の9箇所に熱電対501をポリイミドテープ502によって固定し、各部位の温度が設定温度140℃に到達するまでの温度の時間的変化、および基板の反りとの関係を温度測定器505によって計測した。その結果、各部位での計測結果をまとめて図6に示すように、基板Pをステージ320上に載置した以降、約2.5秒から約3.0秒経過後、基板温度の上昇に伴って基板Pの面内方向における温度ばらつきに起因して基板Pに反りが発生することが確認できた。また、基板Pをステージ320上

に載置した以降、約1.10秒経過したとき、基板Pの面内方向における温度ばらつきがかなり減少すると、基板Pの反りがかなり回復する。それ故、本形態のレジスト除去装置300では、基板Pを処理する前に約1.30秒間の予備加熱を行う条件設定にしてある。

【0036】〔アクティブマトリクス基板の製造への適用〕以上説明したレジストマスクの除去方法および除去装置は、各種の半導体製造プロセスに有用であることから、その適用例として液晶パネルのアクティブマトリクス基板の製造に適用した例を説明する。

【0037】(アクティブマトリクス基板の構成)図7および図8はそれぞれ、アクティブマトリクス型の液晶表示装置用の液晶パネルの平面図およびそのH-H'線における断面図である。

【0038】これらの図において、液晶パネルLPは、アクティブマトリクス基板AMと、石英基板や高耐熱ガラス基板などの透明な絶縁基板200に対向電極71およびマトリクス状の遮光膜BM1が形成された対向基板OPと、これらの基板間に封入、挟持されている液晶LCとから概略構成されている。アクティブマトリクス基板AMと対向基板OPとはギャップ材含有のシール材を用いたシール層80によって所定の間隙を介して貼り合わされ、これらの基板間に液晶LCが封入されている。シール層80には、エポキシ樹脂や各種の紫外線硬化樹脂などを用いることができる。また、ギャップ材としては、約2μm~約10μmの無機あるいは有機質のファイバ若しくは球を用いることができる。対向基板OPはアクティブマトリクス基板AMよりも小さく、アクティブマトリクス基板AMの周辺部分は、対向基板OPの外周縁よりはみ出た状態に貼り合わされる。従って、アクティブマトリクス基板AMの走査線駆動回路60およびデータ線駆動回路70は、対向基板OPの外側に位置している。また、アクティブマトリクス基板AMの入出力端子81も対向基板OPの外側に位置しているので、入出力端子81にはフレキシブルプリント配線基板(図示せず。)を配線接続することができる。ここで、シール層80は部分的に途切れているので、この途切れ部分によって、液晶注入口83が構成されている。このため、対向基板OPとアクティブマトリクス基板AMとを貼り合わせた後、シール層80の内側領域を減圧状態にすれば、液晶注入口83から液晶LCを減圧注入でき、液晶LCを封入した後、液晶注入口83を封止剤82で塞げばよい。なお、対向基板OPには、シール層80の内側に表示領域を見切りするための遮光膜BM2も形成されている。

【0039】なお、データ線駆動回路60および走査線駆動回路70をアクティブマトリクス基板AMの上に形成する代わりに、たとえば、駆動用LSIが実装されたTAB(テープオートメイテッド、ボンディング)基板をアクティブマトリクス基板AMの周辺部に形成され

た端子群に対して異方性導電膜を介して電気的および機械的に接続するようにしてもよい。また、アクティブマトリクス基板AMおよび対向基板OPの光入射側の面あるいは光出射側には、使用する液晶LCの種類、すなわち、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード、D-STN（ダブルSTN）モード等々の動作モードや、ノーマリホワイトモード／ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置される。

【0040】また、このように形成した液晶パネルLPは、たとえば、投射型液晶表示装置（液晶プロジェクタ）において使用される。この場合、3枚の液晶パネルLPがRGB用のライトバルブとして各々使用され、各液晶パネルLPの各々には、RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、液晶パネルLPにはカラーフィルタが形成されていない。但し、対向基板OPにおいて、アクティブマトリクス基板AMの各画素電極9aに対向する領域にRGBのカラーフィルタをその保護膜とともに形成することにより、投射型液晶表示以外にも、カラー液晶テレビなどといったカラー液晶表示装置を構成することができる。さらに、対向基板OPに対して、各画素に対応するようにマイクロレンズを形成することにより、入射光の画素電極9aに対する集光効率を高めることができるので、明るい表示を行うことができる。さらにまた、対向基板OPに何層もの屈折率の異なる干涉層を積層することにより、光の干涉作用を利用して、RGB色をつくり出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付きの対向基板によれば、より明るいカラー表示を行うことができる。

【0041】図9は、液晶パネルの構成を示すブロック図である。

【0042】図9に示すように、液晶表示装置用のアクティブマトリクス基板AM上には、データ線90および走査線91が形成されている。走査線91には各画素において画素電極（後述する。）に接続する画素用TF T 100のゲートが接続し、データ線90には画素用TF T 100のソースが接続している。各画素には画素用TF T 100を介して画像信号が入力される液晶セル94が存在する。データ線90に対しては、シフトレジスタ84、レベルシフタ85、ビデオライン87、アナログスイッチ86を備えるデータ線駆動回路60がアクティブマトリクス基板AM上に形成されている。走査線91に対しては、シフトレジスタ88およびレベルシフタ89を備える走査線駆動回路70がアクティブマトリクス基板AM上に形成されている。

【0043】各画素には、容量線98との間に保持容量40（容量素子）が形成され、この保持容量40は、液

晶セル94での電荷の保持特性を高める機能を有している。保持容量40は前段の走査線91との間に形成されることもある。

【0044】いずれの場合でも、図10に一部の画素を抜き出して示すように、保持容量40は、画素用TF T 100を形成するための半導体膜1a（シリコン膜／図2に斜線を付した領域）の延設部分に相当する半導体40a（シリコン膜／図2に斜線を付した領域）を導電化したものを第1電極41とし、この第1電極41に対して容量線98が第2電極45として重なった構造になっている。なお、前段の走査線91との間に保持容量40を形成する場合には、走査線91からの張り出し部分が第2電極45として第1電極41に重なった構造になる。なお、図10において、画素用TF T 100のゲート電極3aは、走査線91のうち半導体膜1aと重なる部分であり、ソース電極6aはデータ線90の一部である。なお、画素用TF T 100には、画素電極9aが電気的に接続している。

【0045】（アクティブマトリクス基板AMの製造方法）このような構成のアクティブマトリクス基板AMを製造する方法を、図11ないし図15を参照して説明する。これらの図は、本形態のアクティブマトリクス基板AMの製造方法を示す工程断面図であり、いずれの図においても、図10のA-A'線における断面に相当する。但し、ここでは画素用TF T 100の製造方法のみについて説明することとし、保持容量40などの製造方法の説明および図示を省略する。

【0046】まず、図11（A）に示すように、ガラス基板、たとえば無アリカリガラスや石英などからなる透明な絶縁基板10の表面に直接、あるいは絶縁基板10の表面に形成した下地保護膜（図示せず。）の表面全体に、減圧CVD法などにより厚さが約200オングストローム～約2000オングストローム、好ましくは約1000オングストロームのポリシリコン膜からなる半導体膜1を形成した後、フォトリソグラフィ技術を用いてレジストマスクRM1を形成する。この半導体膜1の形成は、アモルファスシリコン膜を堆積した後、500℃～700℃の温度で1時間～72時間、好ましくは4時間～6時間の熱アニールを施してポリシリコン膜を形成したり、ポリシリコン膜を堆積した後、シリコンを打ち込み、非晶質化した後、熱アニールにより再結晶化してポリシリコン膜を形成する方法を用いてもよい。

【0047】次に、図11（B）に示すように、レジストマスクRM1を介して半導体膜1をパターニングし、側に島状の半導体膜1a（能動層）を形成する。

【0048】次に、島状にパターニングした半導体膜1aの表面に残るレジストマスクRM1に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図11（C）に示すように、レジストマスクRM1を除去す

る。

【0049】次に、図11(D)に示すように、CVD法などにより半導体膜1aの表面に厚さが約500オングストローム～約1500オングストロームのシリコン酸化膜からなるゲート酸化膜2を形成する。あるいは、熱酸化膜を約50オングストローム～約1000オングストローム、好ましくは300オングストローム形成した後、全面にCVD法などによりシリコン酸化膜を約100オングストローム～約1000オングストローム、好ましくは500オングストローム堆積し、それらによりゲート絶縁膜2を形成してもよい。また、ゲート絶縁膜2としてシリコン窒化膜を用いてもよい。

【0050】次に、図11(E)に示すように、ゲート電極などを形成するためのタンタル膜3を絶縁基板10全面に形成した後、フォトリソグラフィ技術を用いてレジストマスクRM2を形成する。

【0051】次に、図11(F)に示すように、レジストマスクRM2を介してタンタル膜3をパターンニングし、ゲート電極3aを形成する。

【0052】次に、ゲート電極3aの形成に用いたレジストマスクRM2に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図12(A)に示すように、レジストマスクRM2除去する。

【0053】次に、図12(B)に示すように、画素TFT部および駆動回路のNチャネルTFT部の側には、ゲート電極3aをマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度の不純物イオン（リンイオン）の打ち込みを行い、画素TFT部の側には、ゲート電極3aに対して自己整合的に低濃度のソース領域1b、および低濃度のドレイン領域1cを形成する。ここで、ゲート電極3aの真下に位置しているため、不純物イオンが導入されなかった部分は半導体膜1aのままのチャネル領域となる。

【0054】次に、図12(C)に示すように、画素TFT部では、ゲート電極3aよりの幅の広いレジストマスクRM3を形成して高濃度の不純物イオン（リンイオン）を約 $0.1 \times 10^{15} / \text{cm}^2$ ～約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量で打ち込み、高濃度のソース領域1dおよびドレイン領域1eを形成する。

【0055】これらの不純物導入工程に代えて、低濃度の不純物の打ち込みを行わずにゲート電極3aより幅の広いレジストマスクRM3を形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。また、ゲート電極3aの上に高濃度の不純物（リンイオン）を打ち込んで、セルフアライン構造のソース領域およびドレイン領域を形成してもよいことは勿論である。

【0056】また、図示を省略するが、周辺駆動回路のPチャネルTFT部を形成するために、前記画素部およ

びNチャネルTFT部をレジストで被覆保護して、ゲート電極をマスクとして、約 $0.1 \times 10^{15} / \text{cm}^2$ ～約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量でボロンイオンを打ち込むことにより、自己整合的にPチャネルのソース・ドレイン領域を形成する。なお、NチャネルTFT部の形成時と同様に、ゲート電極をマスクとして、約 $0.1 \times 10^{13} / \text{cm}^2$ ～約 $10 \times 10^{13} / \text{cm}^2$ のドーズ量で低濃度の不純物（ボロンイオン）を導入して、ポリシリコン膜に低濃度領域を形成した後、ゲート電極よりの幅の広いマスクを形成して高濃度の不純物（ボロンイオン）を約 $0.1 \times 10^{15} / \text{cm}^2$ ～約 $10 \times 10^{15} / \text{cm}^2$ のドーズ量で打ち込み、LDD構造（ライトリー・ドープト・ドレイン構造）のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極より幅の広いマスクを形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。これらのイオン打ち込み工程によって、CMOS化が可能になり、周辺駆動回路の同一基板内への内蔵化が可能となる。

【0057】次に、不純物の導入に用いたレジストマスクRM3に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図12(D)に示すように、レジストマスクRM3を除去する。ここで、不純物の導入に用いたレジストマスクRM3は変質していて、硫酸による処理では短時間のうちの除去できなかったが、本発明を適用したレジスト除去方法であれば、短時間のうちに処理できる。

【0058】次に、図12(E)に示すように、ゲート電極3aの表面側にCVD法などにより、酸化シリコン膜やNSG膜（ボロンやリンを含まないシリケートガラス膜）などからなる第1の層間絶縁膜4を3000オングストローム～15000オングストローム程度の膜厚で形成した後、フォトリソグラフィ技術を用いて、第1の層間絶縁膜4にコンタクトホールや切断用孔を形成するためのレジストマスクRM4を形成する。

【0059】次に、図13(A)に示すように、レジストマスクRM4を介して第1の層間絶縁膜4にエッチングを行い、第1の層間絶縁膜4のうち、ソース領域1dおよびドレイン領域1eに対応する部分にコンタクトホール4a、4dをそれぞれ形成する。

【0060】次に、コンタクトホール4a、4dの形成に用いたレジストマスクRM4に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図13

(B)に示すように、レジストマスクRM4を除去する。ここで、硫酸による処理ではコンタクトホール4a、4d内のレジストマスクの残滓を確実に除去することはできなかったが、本発明を適用したレジスト除去方

10

20

30

40

50

法であれば、コンタクトホール4 a、4 d内のレジストマスクの残滓であっても確実に除去することができる。それ故、コンタクトホール4 a、4 dを介しての電氣的な接続部分の信頼性を向上することができる。

【0061】次に、図13 (C) に示すように、第1の層間絶縁膜4の表面側に、ソース電極などを構成するためのアルミニウム膜6をスパッタ法などで形成した後、フォトリソグラフィ技術を用いて、レジストマスクRM5を形成する。

【0062】次に、レジストマスクRM5を介してアルミニウム膜6にエッチングを行い、図13 (D) に示すように、ソース領域1 dに第1のコンタクトホール4 aを介して電氣的に接続するアルミニウム膜からなるソース電極6 a (データ線の一部) と、ドレイン領域1 eに第2のコンタクトホール4 dを介して電氣的に接続するドレイン電極6 dとを形成する。

【0063】次に、ソース電極6 aおよびドレイン電極6 dの形成に用いたレジストマスクRM5に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図13 (E) に示すように、レジストマスクRM5を除去する。

【0064】次に、図14 (A) に示すように、ソース電極6 aおよびドレイン電極6 dの表面側に、ペルヒドロポリシラザンまたはこれを含む組成物の塗布膜を焼成した絶縁膜71を形成する。さらに、この絶縁膜71の表面に、TEOSを用いたCVD法によりたとえば400℃程度の温度条件下で厚さが約500オングストローム〜約15000オングストロームのシリコン酸化膜からなる絶縁膜72を形成する。これらの絶縁膜71、72によって、第2の層間絶縁膜7が形成される。

【0065】ここで、ペルヒドロポリシラザンとは無機ポリシラザンの一種であり、大気中で焼成することによってシリコン酸化膜に転化する塗布型コーティング材料である。たとえば、東燃(株)製のポリシラザンは、 $-(SiH_2NH)-$ を単位とする無機ポリマーであり、キシレンなどの有機溶剤に可溶である。従って、この無機ポリマーの有機溶媒溶液(たとえば、20%キシレン溶液)を塗布液としてスピコート法(たとえば、2000rpm、20秒間)で塗布した後、450℃の温度で大気中で焼成すると、水分や酸素と反応し、CVD法で成膜したシリコン酸化膜と同等以上の緻密なアモルファスのシリコン酸化膜を得ることができる。従って、この方法で成膜した絶縁膜71(シリコン酸化膜)は、層間絶縁膜として用いることができるとともに、ドレイン電極6 dに起因する凹凸などを平坦化してくれる。それ故、液晶の配向状態が凹凸に起因して乱れることを防止できる。

【0066】次に、フォトリソグラフィ技術を用いて、第2の層間絶縁膜7にコンタクトホールを形成するため

のレジストマスクRM6を形成する。

【0067】次に、レジストマスクRM6を介して第2の層間絶縁膜7にエッチングを行い、図14 (B) に示すように、ドレイン電極6 dに対応する部分にコンタクトホール71 a、72 aからなる第3のコンタクトホール8 aを形成する。

【0068】次に、第3のコンタクトホール8 aの形成に用いたレジストマスクRM6に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図14

(C) に示すように、レジストマスクRM6を除去する。ここでも、本発明を適用したレジスト除去方法であれば、コンタクトホール8 a内のレジストマスクの残滓であっても確実に除去することができる。

【0069】次に、図14 (D) に示すように、第2の層間絶縁膜7の表面側に、ドレイン電極を構成するための厚さが約400オングストローム〜約2000オングストロームのITO膜9 (Indium Tin Oxide) をスパッタ法などで形成した後、フォトリソグラフィ技術を用いて、ITO膜9をパターニングするためのレジストマスクRM7を形成する。

【0070】次に、レジストマスクRM7を介してITO膜9にエッチングを行って、図15 (A) に示すように、第3のコンタクトホール8 aを介してドレイン電極6 dに電氣的に接続する画素電極9 aを形成する。

【0071】しかる後に、画素電極9 aの形成に用いたレジストマスクRM7に対し、図1ないし図8を参照して説明した大気圧下でのプラズマ照射、および水あるいは水系洗浄液での洗浄処理を行い、図15 (B) に示すように、レジストマスクRM7を除去する。

【0072】このようにして、図7〜図10を参照して説明したアクティブマトリクス基板AMを形成する。次に、アクティブマトリクス基板AMおよび対向基板OPのそれぞれの表面にポリイミド膜(図示せず。)を形成した後、ラビング処理を行う。次に、アクティブマトリクス基板AMと対向基板OPとをシール材80によって貼り合わせた後、これらの基板間に液晶LCを封入し、液晶パネルLPを製造する。

【0073】なお、各画素に形成される画素スイッチング用のTF Tとしては、正スタガ型またはコプレーナ型のポリシリコンTF Tを用いた例で説明したが、逆スタガ型のTF TやアモルファスシリコンTF Tなど、他の形式のTF Tを画素スイッチング用に用いてもよい。

【0074】このように、液晶パネルLPのアクティブマトリクス基板AMを製造する過程では、レジストマスクの形成工程と、それを除去する工程とをそれぞれ7回ずつ行う。それでも、本形態では、絶縁基板10上に形成したレジストマスクRM1〜RM7を除去するにあたって、レジストマスクに対して大気圧下でプラズマを照射してレジストマスクRM1〜RM7を分解し、除去し

てから、水あるいは水を主成分とする洗浄剤で除去する。それ故、低コストで済むとともに、環境汚染の問題もない。また、プラズマ照射によれば、コンタクトホール 4a、4d、8a 内のレジストマスクの残滓や不純物導入を行った後のレジストマスク RM3 であっても容易に分解するので、生産性が向上する。さらにまた、プラズマ照射は大気圧下で行うので、真空雰囲気中でのプラズマ照射と違って、アクティブマトリクス基板 AM などの大量生産、連続生産に適している。また、大気圧下でのプラズマ照射でよいので、処理装置の構成を簡略化でき、安価な設備で済むという利点がある。

【0075】〔液晶パネルの使用例〕このようにして液晶パネル LP を透過型で構成した場合の電子機器への使用例を、図 16 および図 17 を参照して説明する。

【0076】上記形態の液晶パネル LP を用いて構成される電子機器（液晶表示装置）は、図 16 に示すブロック図に示すように、表示情報出力源 1000、表示情報処理回路 1002、表示駆動装置 1004、液晶パネル 1006（液晶パネル LP）、クロック発生回路 1008、および電源回路 1010 を含んで構成される。表示情報出力源 1000 は、ROM、RAM などのメモリ、テレビ信号などを同調して出力する同調回路などを含んで構成され、クロック発生回路 1008 からのクロックに基づいて表示情報を処理して出力する。この表示情報出力回路 1002 は、たとえば増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、あるいはクランプ回路等を含んで構成され、液晶パネル 1006 を駆動する。電源回路 1010 は、上述の各回路に電力を供給する。

【0077】このような構成の電子機器としては、図 17 を参照して後述する投射型液晶表示装置（液晶プロジェクタ）、マルチメディア対応のパーソナルコンピュータ（PC）、およびエンジニアリング・ワークステーション（EWS）、ページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダ型またはモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS 端末、タッチパネルなどを挙げることができる。

【0078】図 17 に示す投射型表示装置は、液晶パネル LP をライトバルブとして用いた投射型プロジェクタであり、たとえば 3 枚プリズム方式の光学系を用いている。図 17 において、液晶プロジェクタ 1100 では、白色光源のランプユニット 1102 から出射された投射光がライトガイド 1104 の内部で、複数のミラー 1106 および 2 枚のダイクロイックミラー 1108 によって、R、G、B の 3 原色に分離され（光分離手段）、それぞれの色の画像を表示する 3 枚の液晶パネル 1110R、1110G、1110B（液晶パネル LP）に導かれる。そして、それぞれの液晶パネル 1110R、1110G、1110B によって変調された光は、ダイクロ

イックプリズム 1112（光合成手段）に 3 方向から入射される。ダイクロイックプリズム 1112 では、レッド R およびブルー B の光が 90° 曲げられ、グリーン G の光は直進するので、各色の光が合成され、投射レンズ 1114 を通してスクリーンなどにカラー画像が投射される。

【0079】

【発明の効果】以上のとおり、本発明では、基板上に形成したレジストマスクを除去するにあたって、レジストマスクに対して大気圧下でプラズマを照射した後、基板上に残ったレジストマスクの滓を、水あるいは水を主成分とする洗浄剤で除去する。従って、多大なコストをかけて硫酸あるいは有機溶剤（洗浄液）の廃液処理を行う必要がなく、かつ、環境汚染の問題もない。また、プラズマ照射によれば、コンタクトホール内のレジストマスクの残滓や不純物導入を行った後のレジストマスクであっても容易に分解するので、処理時間が短くて済む。さらにまた、プラズマ照射は大気圧下で行うので、真空雰囲気中でのプラズマ照射と違って、真空引きや真空状態の解除といった時間のかかる工程が不要である。それ故、各種半導体装置などを大量生産、連続生産するのに適している。また、大気圧下でのプラズマ照射でよいので、処理装置の構成を簡略化でき、安価な設備で済むという利点がある。

【図面の簡単な説明】

【図 1】（A）、（B）、（C）はそれぞれ、本発明を適用したレジスト除去装置のうち、プラズマ照射室の構成をプラズマガンの図示を省略して示す平面図、プラズマ照射室の縦断面図、および基板の所定領域のみにプラズマを照射するためのマスクをプラズマ照射室に配置した状態を示す説明図である。

【図 2】（A）、（B）はそれぞれ、本発明を適用したレジスト除去装置に用いたプラズマガンを基板の搬送方向に沿って切断した断面図、およびこのプラズマガンを基板の搬送方向に直交する方向に沿って切断した断面図である。置し、この状態でプラズマ照射を行う。

【図 3】図 1 に示すレジスト除去装置における基板へのプラズマ照射時間（基板の搬送速度の逆数）とレジストマスクのアッシング量（除去できたレジストマスクの厚さ）との関係を示すグラフである。

【図 4】図 1 に示すレジスト除去装置におけるプラズマガンと基板とのギャップと、アッシング量のばらつき（CV＝アッシング量の 3σ／アッシング量の平均値）との関係を示すグラフである。

【図 5】図 1 に示すレジスト除去装置における基板の温度ばらつきを形成する方法を示す説明図である。

【図 6】図 5 に示す方法で計測した温度ばらつきと基板の反りとの関係を示すグラフである。

【図 7】アクティブマトリクス型の液晶表示装置用の液晶パネルの平面図である。

【図8】図7のH-H'線における断面図である。

【図9】液晶パネルの構成を示すブロック図である。

【図10】アクティブマトリクス基板に形成された画素の構成を示す平面図である。

【図11】(A)～(F)はアクティブマトリクス基板の製造方法を示す工程断面図である。

【図12】(A)～(E)はアクティブマトリクス基板の製造方法において、図11に示す工程に続いて行う各工程の工程断面図である。

【図13】(A)～(E)はアクティブマトリクス基板の製造方法において、図12に示す工程に続いて行う各工程の工程断面図である。

【図14】(A)～(D)はアクティブマトリクス基板の製造方法において、図13に示す工程に続いて行う各工程の工程断面図である。

【図15】(A)、(B)はアクティブマトリクス基板の製造方法において、図14に示す工程に続いて行う各工程の工程断面図である。

【図16】図7および図8に示す液晶パネルの使用例を示す液晶表示装置の回路構成を示すブロック図である。

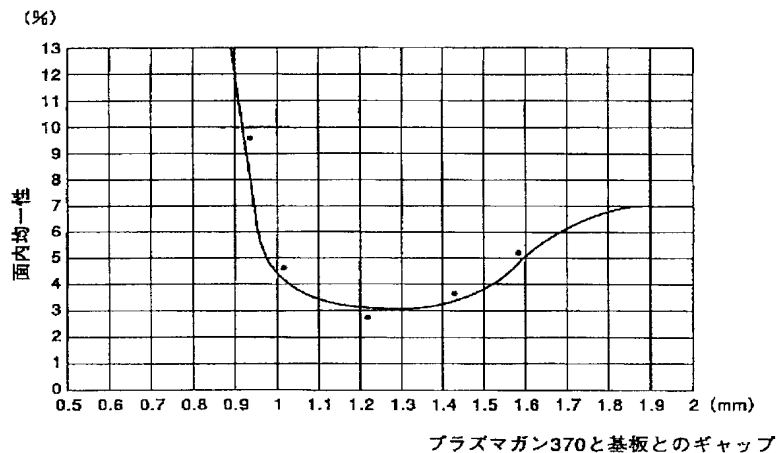
【図17】図7および図8に示す液晶パネルの使用例を示す投射型液晶表示装置の全体構成図である。

【符号の説明】

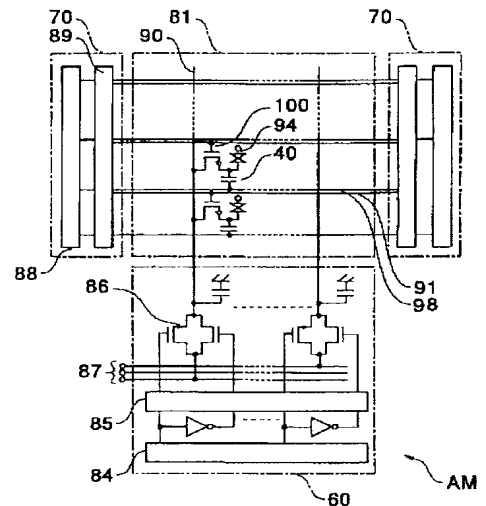
- 1 半導体膜
- 1 a 半導体膜
- 1 b 低濃度のソース領域
- 1 c 低濃度のドレイン領域
- 1 d ソース領域
- 1 e ドレイン領域
- 2 ゲート絶縁膜

- 3 タンタル膜
- 3 a ゲート電極
- 4、7 層間絶縁膜 4 a、4 d、8 a コンタクトホール 7 第2の層間絶縁膜
- 6 アルミニウム膜 6 a ソース電極 6 d ドレイン電極
- 9 ITO膜
- 9 a 画素電極
- 10 絶縁基板
- 10 7 1 対向電極
- 200 絶縁基板
- 30 データ線
- 40 a シリコン膜
- 100 画素用TFT
- 300 レジスト除去装置
- 310 プラズマ照射室
- 320 ステージ
- 340 プラズマ
- 350 移動機構
- 370 プラズマガン
- 400 マスク
- 401 マスクの窓開け部分
- AM アクティブマトリクス
- BM1、BM2 遮光膜
- LC 液晶
- LP 液晶パネル
- OP 対向基板
- P 基板
- RM1～RM7 レジストマスク

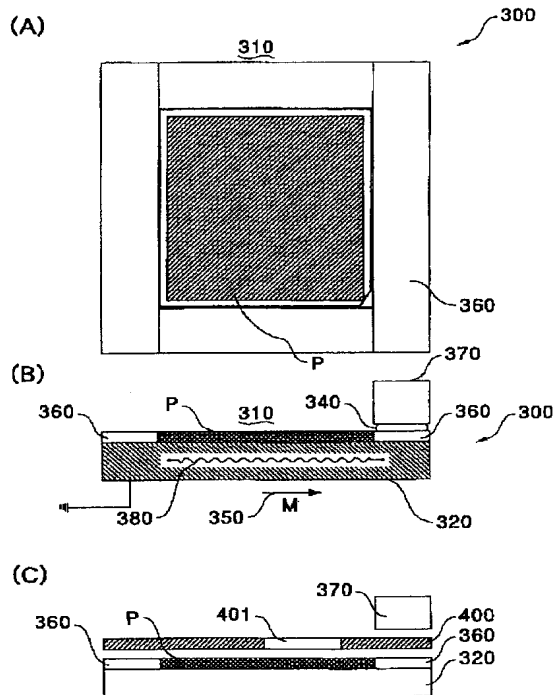
【図4】



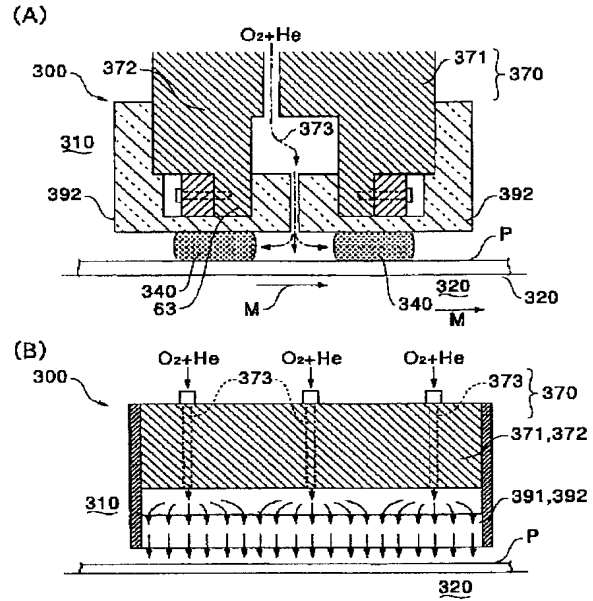
【図9】



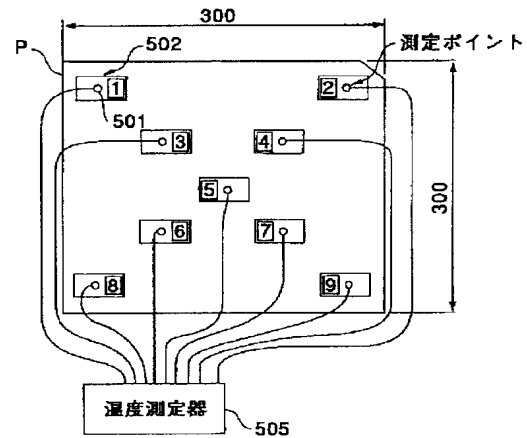
【図1】



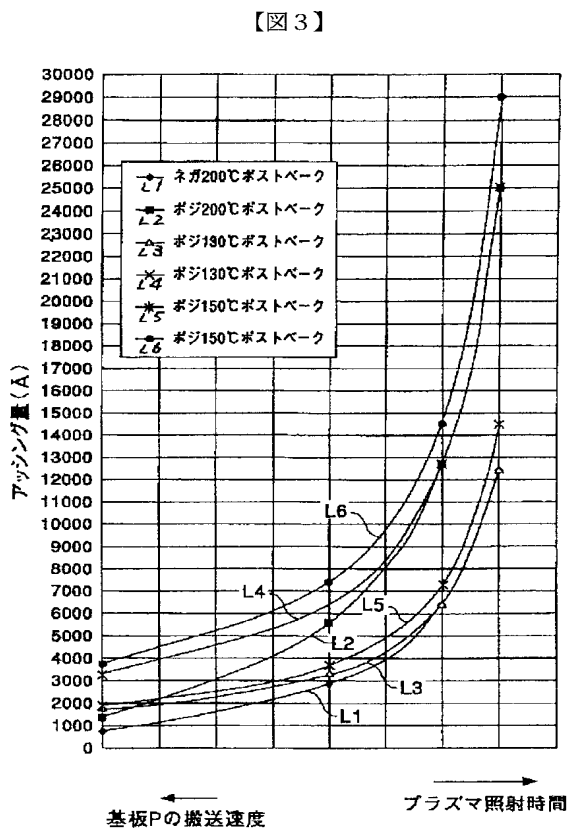
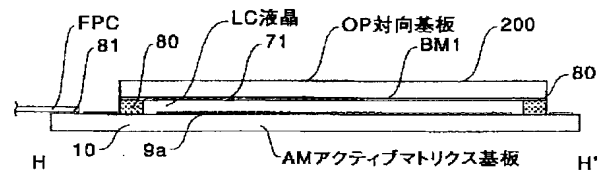
【図2】



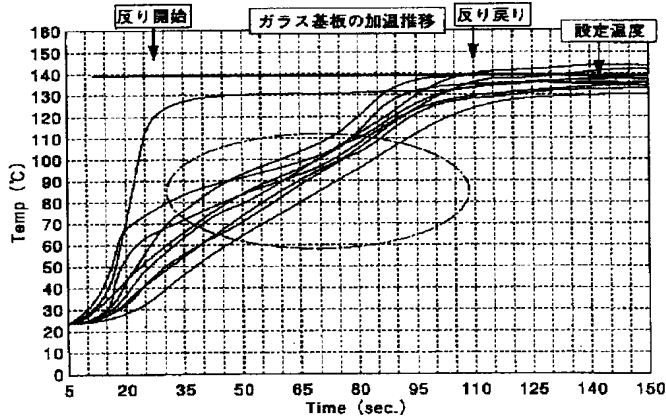
【図5】



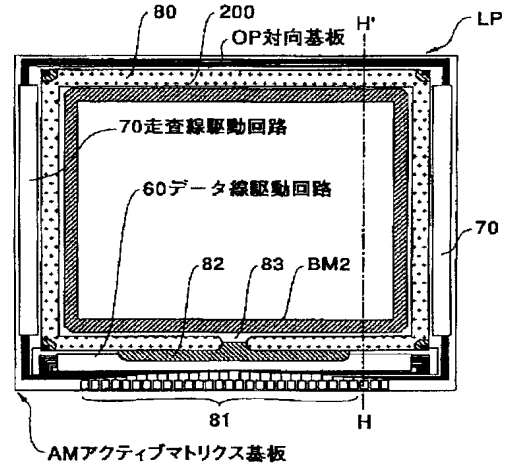
【図8】



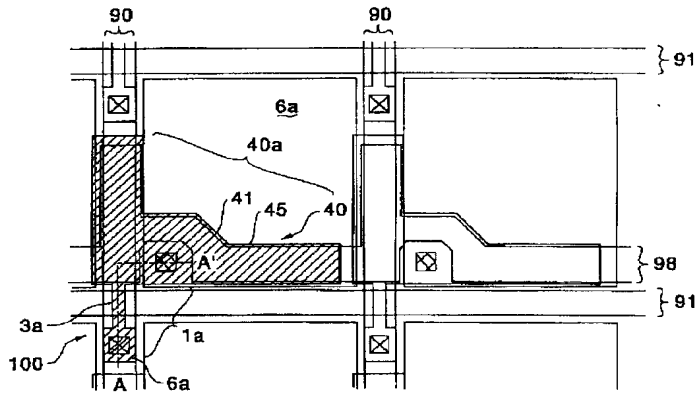
【図6】



【図7】

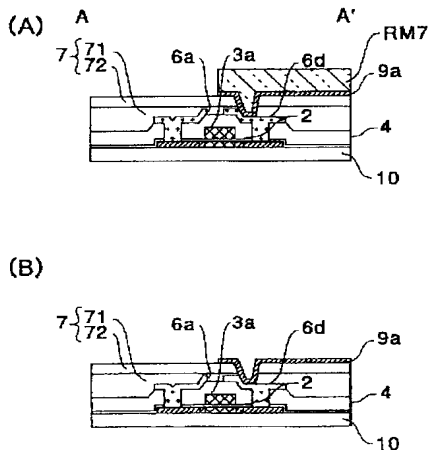


【図10】

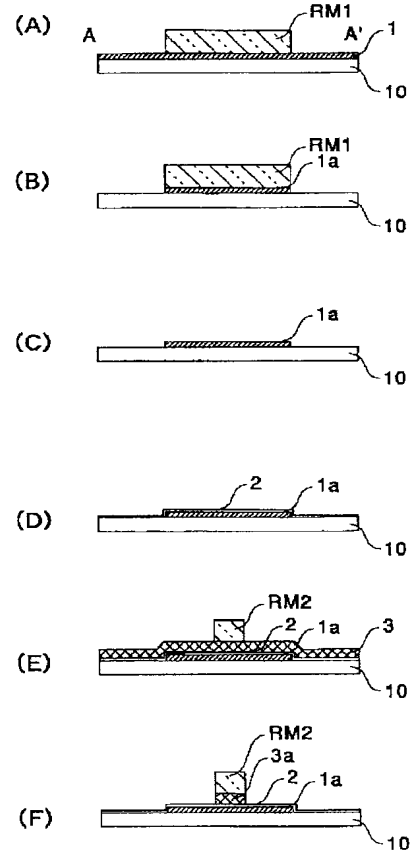


〈画素平面図〉

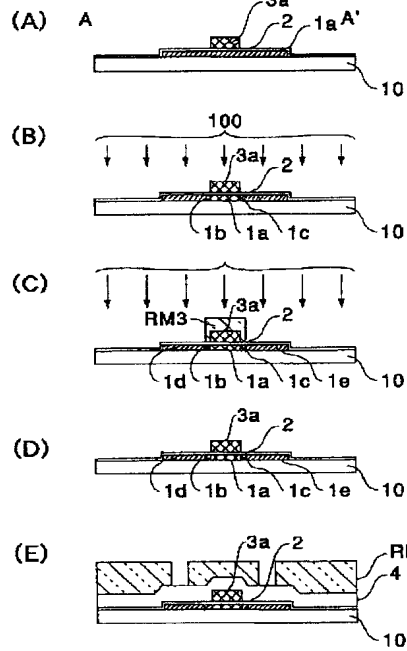
【図15】



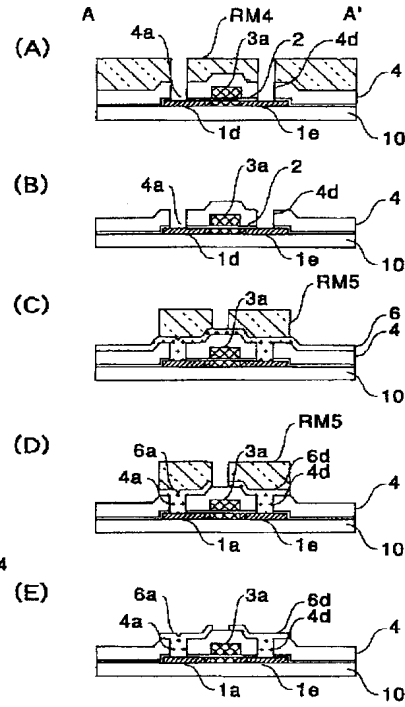
【図11】



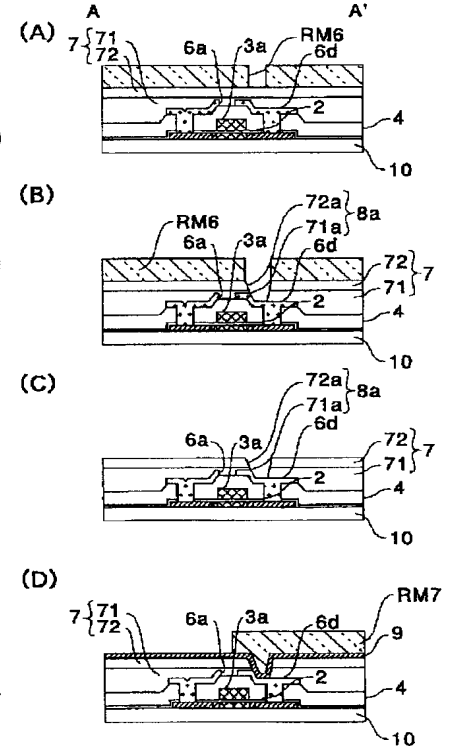
【図12】



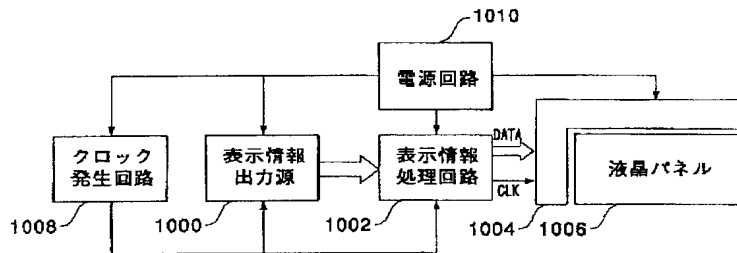
【図13】



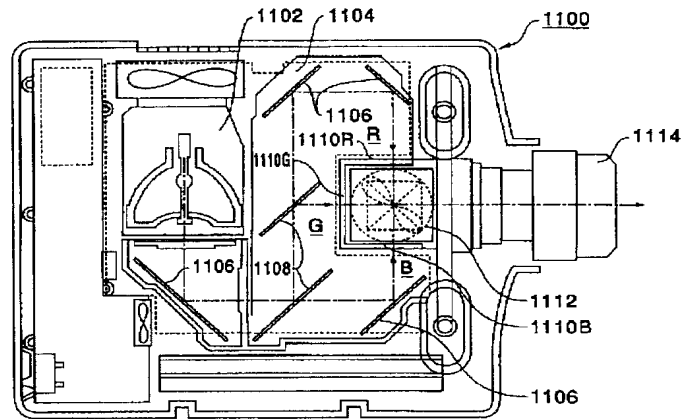
【図14】



【図16】



【図17】



フロントページの続き

(72)発明者 宮島 弘夫
長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

F ターム(参考) 2H090 HB13X HC03 HC11 HC18
HD06 JC19
2H092 JA24 JA25 JA29 JA35 JA36
JA38 JA40 JA42 JA44 JA46
JB23 JB32 KA04 MA07 MA12
MA25 MA27 MA29 MA37 NA27
NA30 RA10
5F004 AA09 AA16 BA20 BB18 BB26
BB28 BD01 CA04 DA22 DA26
DB26 DB27 EB01 EB08 FA02
FA08